



## 5.1. Asynchroner 4-Bitzähler

Q3	Q2	Q1	Q0	Dez.
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15
0	0	0	0	0

Bei der asynchronen Schaltungsentwicklung erkennt man, dass bei jedem Wechsel von Q von log. 1 auf log. 0 das nachfolgende FF seinen Zustand ändert.

⇒ Clk 0 -> Clk  
 Clk 1 -> Q 0  
 Clk 2 -> Q 1  
 Clk 3 -> Q 2

Alle Toggle-Eingänge auf log. 1, weil sie entweder Toggeln (log. 1) oder Redundant sind

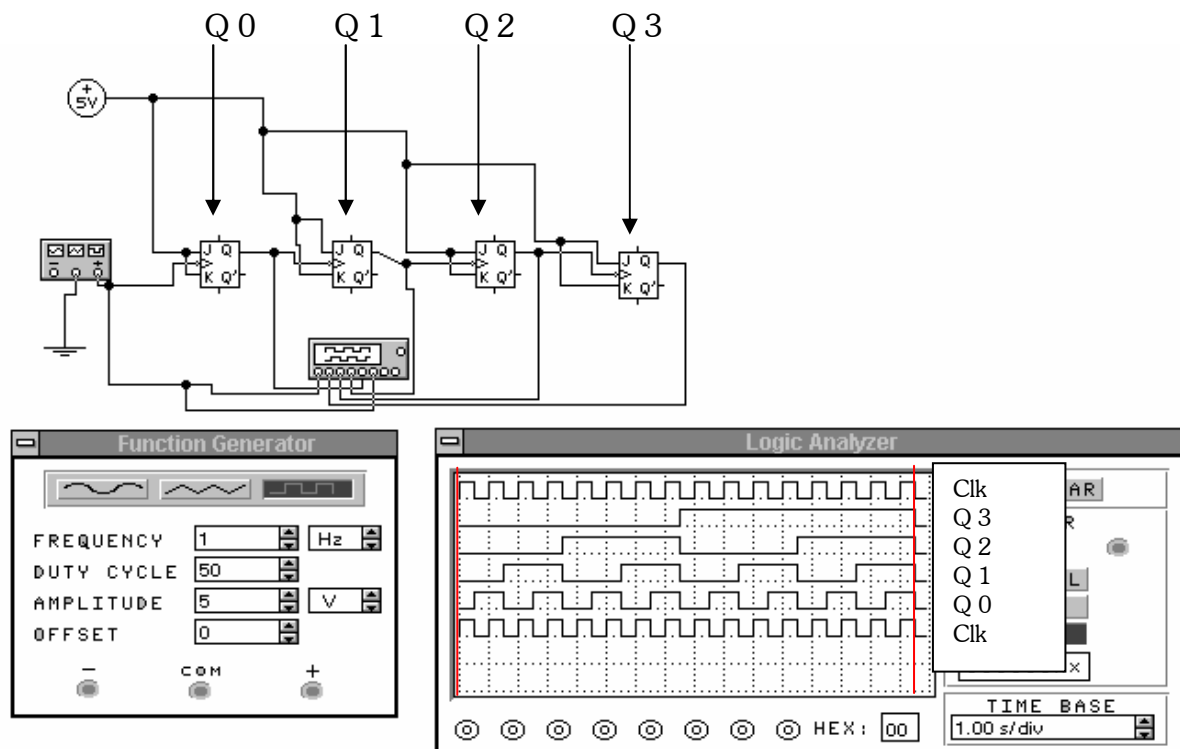


Abbildung 1: Schaltung des 4 Bit Asynchronezählers



Die maximale Einstellzeit ergibt sich durch die Durchlaufzeit der Gatter. Im Extremfall, wenn sich alle Gatter ändern (In Abbildung 1 am Ende des Pulsdiagramms) besteht die Einstellzeit aus  $4 * t_{PD}$ .

Pinbelegung:



## 5.2. Asynchroner 4 Bit BCD-Ringzähler

Q3	Q2	Q1	Q0	Dez.	T <sub>3</sub>	T <sub>2</sub>	T <sub>1</sub>	T <sub>0</sub>
0	0	0	0	0	R	R	R	1
0	0	0	1	1	0	R	1	1
0	0	1	0	2	R	R	R	1
0	0	1	1	3	0	1	1	1
0	1	0	0	4	R	R	R	1
0	1	0	1	5	0	R	1	1
0	1	1	0	6	R	R	R	1
0	1	1	1	7	1	1	1	1
1	0	0	0	8	R	R	R	1
1	0	0	1	9	1	R	0	1
0	0	0	0	0				

Triggerliste:

Clk 0 = Clk

Clk 1 = Q 0

Clk 2 = Q 1

Clk 3 = Q 0

Eingänge:

T0, T2 auf log. 1

$T1 = \overline{Q3}$

$T3 = Q3 + Q1 * Q2$

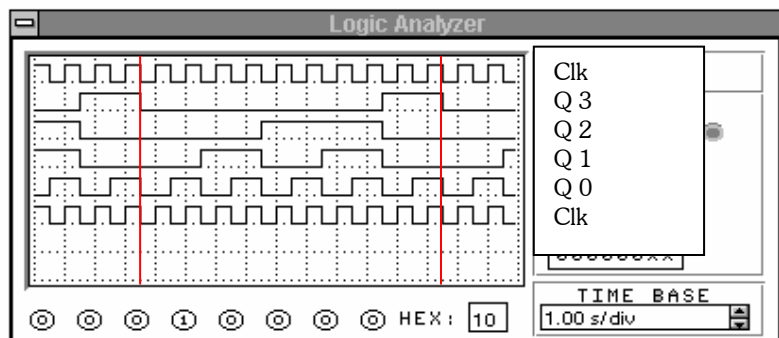
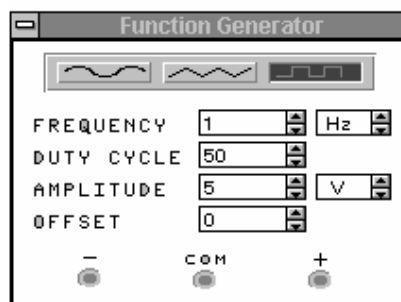
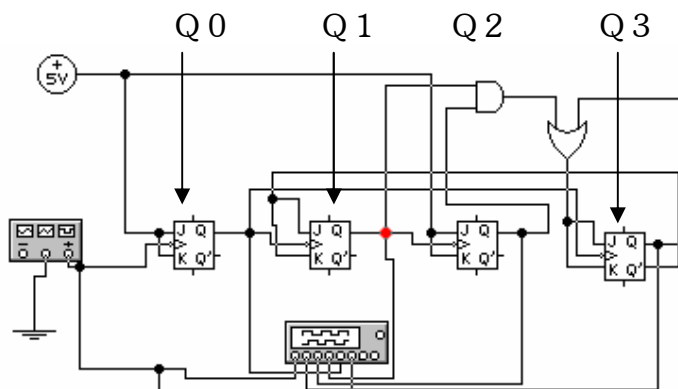


Abbildung 2: asynchroner 4-bit BCD Ringzähler

Die maximale Einstellzeit beträgt hier  $3 * t_{PD}$  (Q 0, Q 1, Q 2).



### 5.3. Frequenzteiler 1:3

Q1	Q0	Dez.	J1	K1	J0	K0
0	0	0	0	R	1	R
0	1	1	1	R	R	1
1	0	2	R	1	0	R
0	0	1				

#### Triggerliste:

Clk 0 = Clk

Clk 1 = Clk

(es geht hier nicht wirklich asynchron)

J1:

Q1	
0	R
1	R

Q0

J0:

Q1	
1	0
R	R

Q0

#### Eingänge:

K1, K0 auf log. 1

$J1 = Q0$

$J0 = \overline{Q1}$

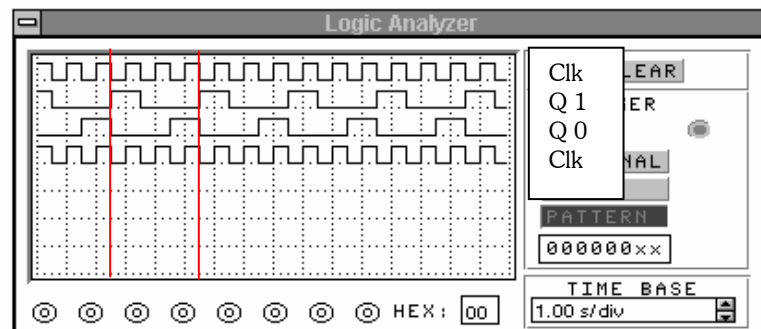
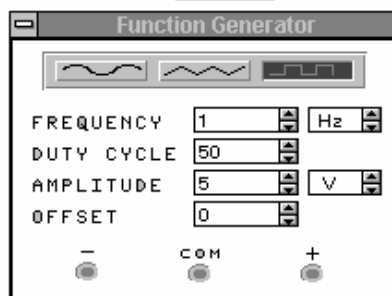
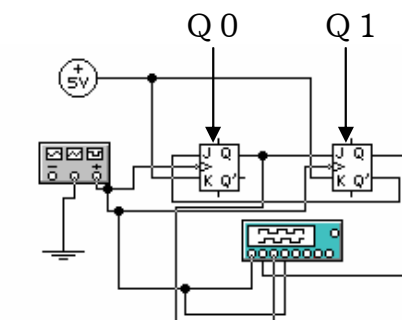


Abbildung 3 : Frequenzteiler 1 : 3

Man erkennt, daß man als Ausgang wahlweise Q 1 oder Q 0 nehmen kann, die beide nur um eine Periode versetzt sind.



## Frequenzteiler 1: 6

Q3	Q2	Q1	Q0	Dez.	J 2	K 2	J 1	K 1	J 0	K 0
0	0	0	0	0	R	R	R	R	1	R
0	0	0	1	1	0	R	1	R	R	1
0	0	1	0	2	R	R	R	R	1	R
0	0	1	1	3	1	R	R	1	R	1
0	1	0	0	4	R	R	R	R	1	R
0	1	0	1	5	R	1	0	R	R	1
0	0	0	0	0						

### Triggerliste:

Clk 0 = Clk  
Clk 1 = Q 0  
Clk 2 = Q 0

Um die Forderung nach symmetrischen Tastverhältnis zu genügen:

$$Y = Q3 + Q1 * Q2$$

J 1 :

Q0	Q0 Q2	Q2	
1	0	R	R
R	R	R	R

Q1

J 2 :

Q0	Q0 Q2	Q2	
0	R	R	R
1	R	R	R

Q1

### Eingänge:

K2, K1, J0, K0 = log. 1

$$J 1 = \overline{Q 2}$$

$$J 2 = Q 1$$

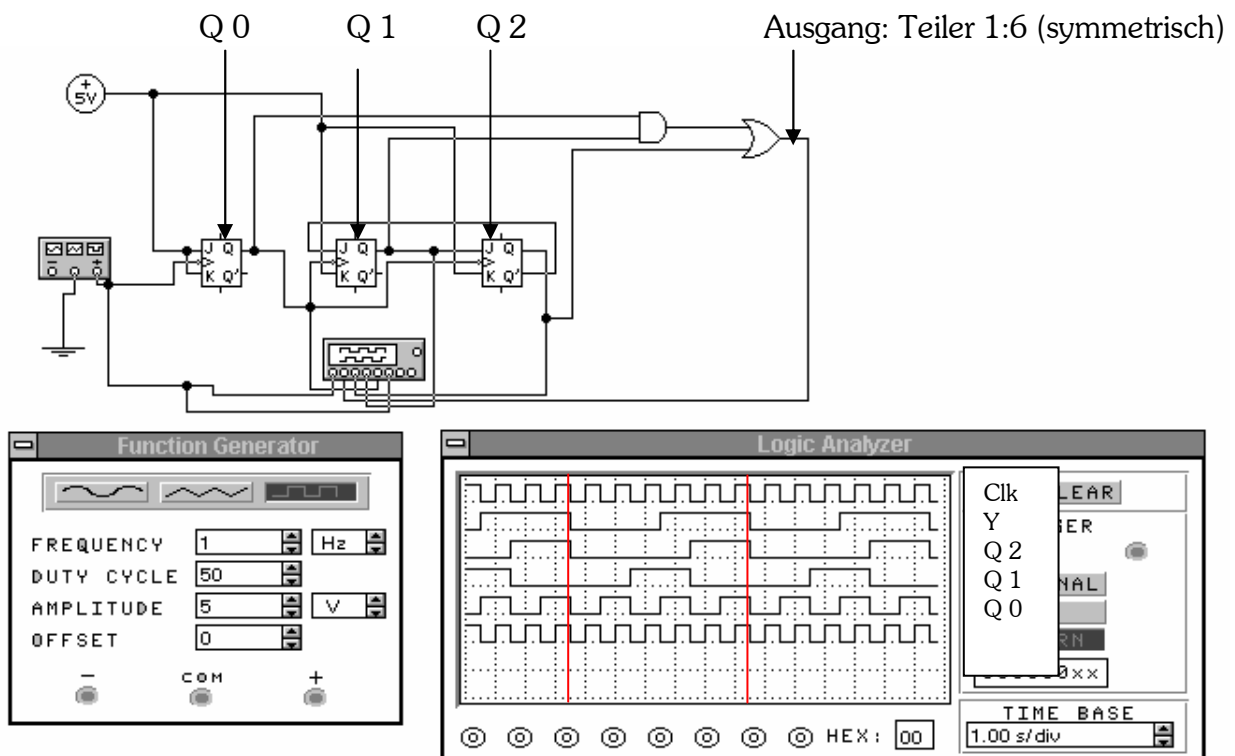


Abbildung 4 : symmetrischen Frequenzteiler 1 : 6